

Cursul 07**C03 CIRCUITE LOGICE CU TRANZISTOARE BIPOLARE****C03.4 Circuite logice cu elemente discrete****03.4.3 Circuite logice cu injecție de curent I²L (Integrated Injection Logic, IIL)**

Această familie derivă din familia DCTL prin schimbarea conceptului de circuit logic cu mai multe intrări și o ieșire cu cel de circuit logic cu o intrare și mai multe ieșiri, de aceea are multe proprietăți asemănătoare cu această familie. Se desprinde o structură cu mai multe tranzistoare (P, Q, R) având bazele și, respectiv, emitoarele în comun (6.15a). Cele trei tranzistoare se pot realiza împreună sub forma unui tranzistor multicolector integrat (6.15b).

Rolul rezistenței este de a asigura curent de bază pentru tranzistoarele P, Q , și R . În practică pentru generatorul de curenți nu se folosește o rezistență ci un tranzistor PNP, numit și tranzistor injector, având baza la masă și emitorul cuplat direct la sursa de alimentare. Schema de bază care se integrează are forma din fig.6.16. Cele două tranzistoare formează o structură tehnologică unitară, fără nici o rezistență, care ocupă o suprafață foarte mică pe placheta de siliciu.

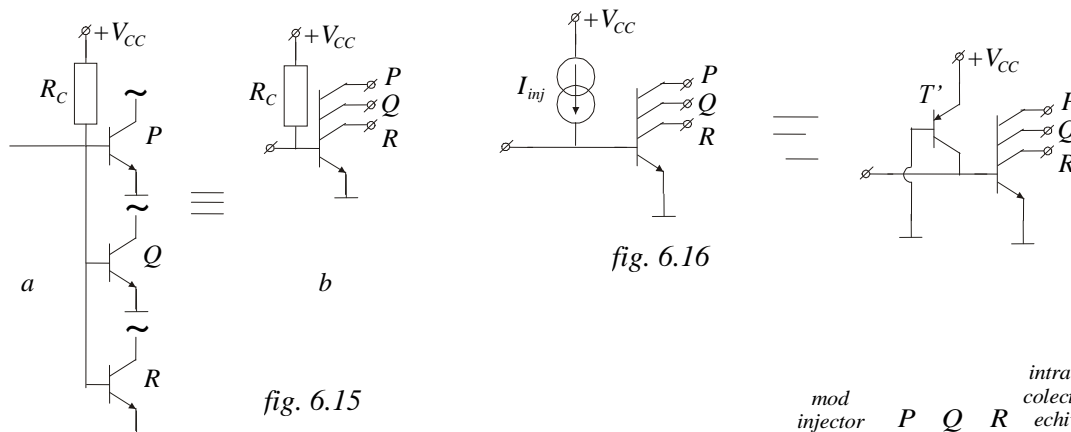


fig. 6.16

fig. 6.15

În fig.6.17 este reprezentată o secțiune verticală prin pastila de Si din care este realizată această structură. Gradul de integrabilitate este foarte mare deoarece nu există nici o rezistență.

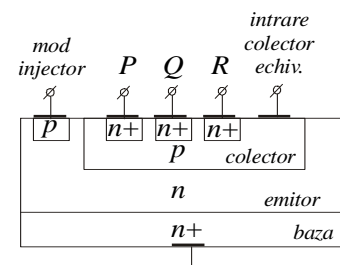


fig. 6.17

Curentul absorbit de la sursa de alimentare și puterea disipată (foarte mici) sunt date doar de curentul tranzistorului injector.

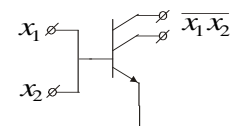


fig. 6.18

Rezultă că circuitul elementar asigură o funcționare de circuit inversor cu o intrare și mai multe ieșiri. Circuitul poate avea mai multe intrări conectate strict în paralel, ca în figura 6.18, ceea ce asigură avantaje deosebite în proiectarea schemelor logice complexe. Un astfel de circuit poate realiza funcția logică ȘI-NU.

Avem nivelele logice:

$$V_{0L} = U_{CE\text{sat}} \text{ și } V_{0H} = U_{BE}$$

Pentru circuitele I²L factorul de merit (timpul de propagare ori puterea disipată - $M = P_d t_p$) este de ordinul pJ, comparabil doar cu factorul de merit al circuitelor CMOS.

Aceste circuite nu se găsesc în catalog, ele regăsindu-se ca arii de circuite fundamentale. Exemplu aria de porți βP1000 cu 160 structuri fundamentale, fiecare cu 5 colectoare. Folosind structura de bază se pot realiza circuite care au implementate diferite funcții logice (ȘI-NU, SAU-NU, SAU, etc.).

03.4.4 Circuite logice cu diode și tranzistoare DTL (Diode Transistor Logic)

Sunt circuite ce lucrează cu tranzistoare saturate iar logica se evaluează cu diode.

Circuitul fundamental care realizează funcția logică „SI-NU” este prezentat în fig.6.19 unde:

- D_1, D_2, R - realizează funcția „SI”
- D_a, D_b - diode de transpoziție ce realizează deplasarea nivelurilor pentru realizarea marginilor de zgomot necesare
- T - tranzistor inversor care reface nivelele logice pentru ieșire

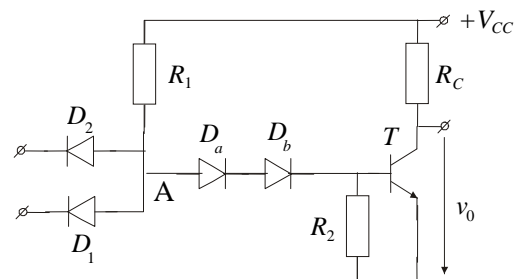


fig. 6.19

Dacă una din diodele de la intrare e la masă \Rightarrow potențialul în A nu poate deschide diodele de transpoziție \Rightarrow tranzistorul inversor este blocat și $v_0 = V_{0H} = V_{CC}$. Dacă toate diodele de la intrare sunt la “1” logic, atunci acestea vor fi blocate deoarece potențialul în A se limitează la valoarea de deschidere a diodelor de transpoziție și tranzistorului inversor. Acesta din urmă se saturează și ieșirea va fi $v_0 = V_{0L} = U_{CE\text{sat}}$.

Caracteristica statică de transfer.

Pentru determinarea caracteristicii statice de transfer vom presupune că toate intrările sunt la “1” logic, cu excepția unei singure intrări pe care aplicăm o tensiune reglabilă între 0 și tensiunea de alimentare. Aceasta este prezentată în fig.6.20.

Considerând valorile uzuale pentru căderile de tensiune directe pe diode de valoare 0,8V și pentru tensiunea de deschidere a

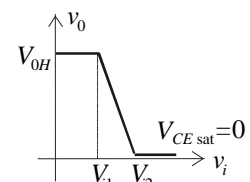


fig. 6.20

tranzistorului 0,65V, atunci parametrii acestei caracteristici sunt determinați după cum urmează:

$$V_{iL} \cong 0, V_{iH} = V_{CC}$$

Diodele de transpoziție se deschid pentru o valoare de aprox. $V_{i1}'' = 0,5V$ la intrare. Tranzistorul inversor se deschide în momentul în care la intrare e tensiunea:

$$V_{i1} = -V_{D1} + V_{D_a} + V_{D_b} + V_{BE0} \Rightarrow V_{i1} = 1.45 V$$

Tranzistorul T se saturează înaintea blocării diodei D_1 pentru o tensiune aplicată la intrare:

$$V_{i2} + V_{D1} = V_{D_a} + V_{D_b} + V_{BEsat} \Rightarrow V_{i2} = 1.6 V$$

Se consideră valoarea de prag logic $V_{PL} = \frac{V_{i1} + V_{i2}}{2} \approx 1.5 V$.

$$\text{Marginile de zgomot} \begin{cases} MZL = V_{i1} - V_{0L} \approx 1.45 \\ MZH = V_{0H} - V_{i2} = V_{CC} - V_{i2} \end{cases}$$

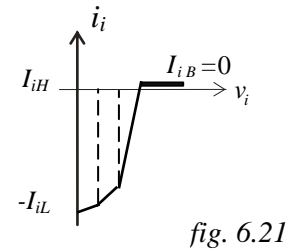


fig. 6.21

Caracteristica de intrare

Aceasta este prezentată în fig.6.21.

Parametrii acestei caracteristici $I_{iL} = \frac{V_{CC} - V_D}{R_1}$ și $I_{iH} = 0$.

- dacă $v_i \in [0, V_{i1}'']$ avem $i_i = -\frac{V_{CC} - V_D - v_i}{R_1}$

- dacă $v_i \in [V_{i1}'', V_{i1}]$ intră în conducție D_1 și D_2 prin calea de curent dată de R_2 și panta va fi dată de $R_1 \parallel R_2$.

- $v_i \in [V_{i1}, V_{i3}]$, zona a treia, panta caracteristicii este mult mai mare, fiind determinată practic, de rezistența de intrare din ce în ce mai mică a tranzistorului deschis.

$$V_{i3} = -V_{D0} + V_{D_a} + V_{D_b} + V_{BEsat} \Rightarrow V_{i3} \approx 2.4 - 0.65 = 1.75 V.$$

Capacitatea de încărcare

Dacă ieșirea este la nivel ridicat ($v_0 = V_{0H}$) atunci diodele de intrare ale portilor comandate vor fi blocate \Rightarrow capacitatea statică de încărcare e nelimitată $\Rightarrow V_{0H} = V_{CC}$.

Dacă $v_0 = V_{0L}$ atunci pentru un număr N de circuite comandate avem :

$$i_S = \frac{N(V_{CC} - V_D)}{R_1}, \quad i_{Csat} = i_S + i_{R_C} = \frac{N(V_{CC} - V_D)}{R_1} + \frac{V_{CC}}{R_C}, \quad i_B = \frac{V_{CC} - V_{D_a} - V_{D_b} - V_{BE}}{R_1} - \frac{V_{BE}}{R_2} \text{ și}$$

$$i_{BSI} = \frac{i_{Csat}}{\beta_0} = \frac{1}{\beta_0} \left(\frac{N(V_{CC} - V_D)}{R_1} + \frac{V_{CC}}{R_C} \right). \text{ Cum } i_B > (n+1)i_{BSI} \text{ unde } n \text{ este gradul maxim de}$$

$$\text{saturație } \Rightarrow i_B > \frac{n+1}{\beta_0} \left(\frac{N(V_{CC} - V_D)}{R_1} + \frac{V_{CC}}{R_C} \right) \Rightarrow N < \left(\frac{\beta_0}{n+1} i_B - \frac{V_{CC}}{R_C} \right) \frac{R_1}{V_{CC} - V_D}.$$

Regimul tranzitoriu

Timpii de comutare ai diodelor fundamentale sunt mult mai mici decât cei de comutare ai tranzistorului, duratele fronturilor și timpii lor de propagare sunt dați practic numai de timpii componente inversorului realizat cu tranzistorul T .

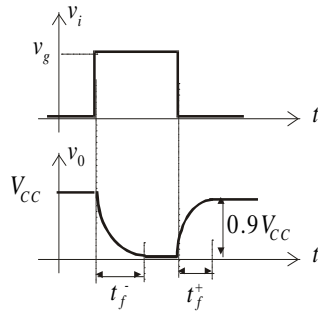


fig. 7.5

În fig.6.22 sunt reprezentate duratele fronturilor la aplicarea unui impuls dreptunghiular la intrare. Avem:

t_s - timpul de stocare, $t_f^- = t_1 + t_2$ și $t_f^+ = t_3 + t_4$ unde :

- t_1 - este determinat pe circuitul neîncărcat, diodele rămânând neîncărcate până când tensiunea de intrare coboară până la pragul logic

- t_2 - este determinat ținând cont că nodul de ieșire nu injectează curent și de cele n circuite comandate.

- t_3, t_4 se definesc în mod analog ca și t_1, t_2 .

Circuitele DHTL = DTL cu marginile de zgomot ridicate care se alimentează la 15 V conțin un număr suficient de diode de transpoziție pentru a crește marginile de zgomot și a le face cât mai posibil legale. Acestea se folosesc în medii perturbate energetic sau unde există circuite de tiristoare care absorb curenți mari și produc pe perioade scurte ciocuri” de tensiuni.