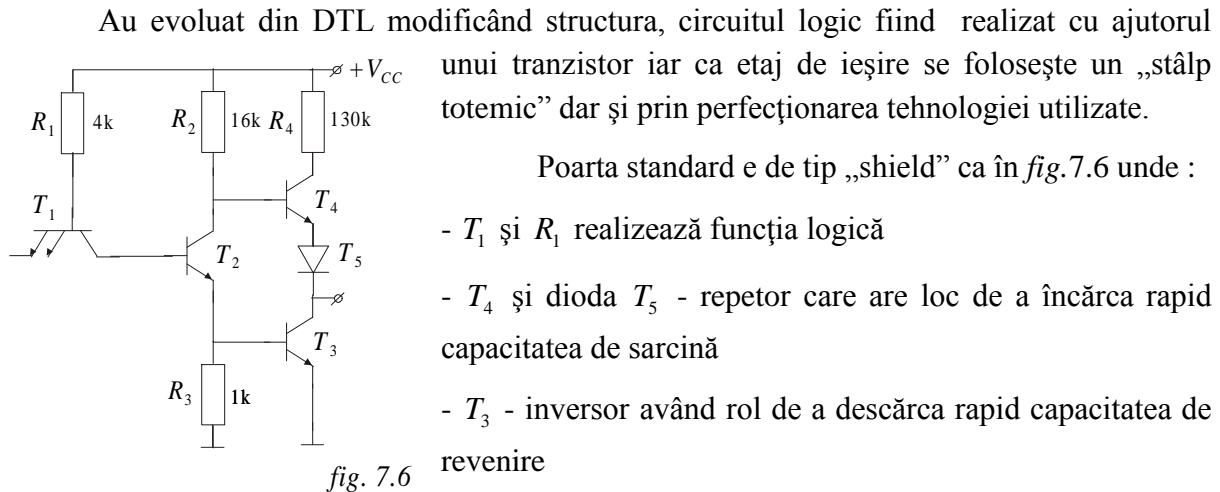


**Cursul 08****C03 CIRCUITE LOGICE CU TRANZISTOARE BIPOLARE****C03.5      Circuite logice din familia TTL**

Poarta standard e de tip „shield” ca în *fig.7.6* unde :

- $T_1$  și  $R_1$  realizează funcția logică
- $T_4$  și dioda  $T_5$  - repetor care are loc de a încărca rapid capacitatea de sarcină
- $T_3$  - inversor având rol de a descărca rapid capacitatea de revenire
- $T_2$  - repetor de fază care comandă în antifază cele 2 tranzistoare din „stâlpul totemic” de ieșire
- $T_3$  și  $T_4$  - stâlp totemic

Presupunem că ambele intrări sunt alimentate la  $+V_{CC} \Rightarrow T_1$  funcționează în RAI injectând curent în baza lui  $T_2$  care se saturează și îl comandă pe  $T_3$  saturându-l (cu ajutorul tensiunii din emitor) iar cu tensiunea de colector îl comandă în bază pe  $T_4$  care se blochează  $\Rightarrow$  tensiunea de ieșire egală cu tensiunea de saturație a lui  $T_3$  care are un nivel coborât.

Dacă una din intrări are nivel coborât  $\Rightarrow T_1$  se saturează și blochează pe  $T_2$  deoarece tensiunea din baza sa nu este suficientă pentru a intra în conducție. Tranzistorul  $T_2$  fiind blocat curentul prin  $R_3$  este 0 deci joncțiunea BE a lui  $T_3$  nu este deschisă. Baza tranzistorului  $T_4$  este conectată prin  $R_2$ .

Pentru ambele intrări la nivel ridicat avem:

$$i_{B2} = i_{B1} + \beta_{iL} i_{B1} \text{ unde } \beta_{iL} \text{ are valori de ordinul } 10^{-3} \div 10^{-2} \Rightarrow i_{B2} \approx i_{B1} = i_{R1}.$$

$$i_{B2} = i_{R1} = \frac{V_{CC} - V_{BC1} - V_{BE2} - V_{BE3}}{R_1} = \frac{5 - 3 \cdot 0.8}{4} = 0.65 \text{ mA}$$

$$i_{C2 \text{ sat}} = \frac{V_{CC} - V_{CE \text{ sat}} - V_{BE3}}{R_2} = 2.56 \text{ mA}$$

$$i_{B2SI} = \frac{i_{C2sat}}{\beta_{02}} = i_{B2} \Rightarrow \beta_{02} = \frac{i_{C2sat}}{i_{B2}} = \frac{2.56}{0.65} \approx 4 \Rightarrow T_2 \text{ este saturat}$$

atunci când  $T_1$  funcționează în RAI

$$i_{B3} = i_{B2} + i_{C2sat} - \frac{V_{BE3}}{R_3} = 0.65 + 2.56 - 0.8 = 2.4 \text{ mA}$$

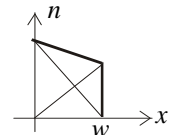


fig. 7.7

$i_{C3} = Ni_{iL} \Rightarrow V_{CE3sat} + V_{BE3} = V_{BE4} + V_{T5} + V_{CE3sat} \Rightarrow$  cele 2 jonctiuni (4 și 5) sunt blocate (dacă nu exista  $T_5 \Rightarrow V_{BE T_1} = V_{BE T_3} \Rightarrow T_4$  în conducție)

$$V_{CEsat} \approx 0 \Rightarrow T_2 \text{ blocate} \Rightarrow T_3 \text{ blocate} \Rightarrow T_4 \text{ în conducție prin } R_2.$$

### Caracteristica de transfer a porții TTL

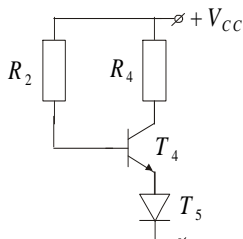


fig. 7.8 saturație

Dacă  $T_2$  blocate  $\Rightarrow T_3$  blocate  $\Rightarrow T_4$  în conducție  $\Rightarrow$  schema echivalentă din fig.7.8 unde

$$v_0 = V_{0H} = V_{CC} = R_2 i_{B4} - V_{BE4} + V_{T5} = 3.4 \text{ V}$$

$$V_{0Hmin} = 2.4 \text{ V}, V_{i1} + V_{CEsat} = V_{BE} \Rightarrow V_{i1} = 0.6 \text{ V} \Rightarrow T_2 \text{ intră în}$$

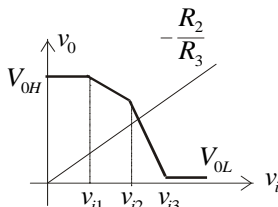


fig. 7.9

de saturație a lui  $T_3$  are 2 componente :

$$V_{i2} + V_{CEsat} = V_{BE2} + V_{BE30} \Rightarrow V_{i2} = 1.45 \text{ V} \Rightarrow T_3 \text{ intră în}$$

conducție

$$V_{i3} + V_{CEsat} = V_{BE2} + V_{BE3} \Rightarrow V_{i3} = 1.6 \text{ V}, V_{0L} = V_{CEsat}.$$

Caracteristica de transfer este cea din fig.7.9 unde tensiunea

- este dată de diferența de tensiune intrinsecă pe cele două jonctiuni polarizate direct (se deduce folosind ecuațiile Ebers-Moll);

- este dată de căderea de tensiune pe rezistența ohmică produsă de curentul de colector. Rezistența ohmică a colectorului este  $\approx 10 \Omega$ . Ținând cont de dispersia de fabricație  $n \Rightarrow V_{0Lmax} = 0.4 \text{ V}$  (în cazul cel mai defavorabil de temperatură și încărcare maximă la ieșire).

Din caracteristica de transfer, teoretic, valoarea maximă a tensiunii de intrare considerând nivelul „0” logic este fie  $V_{i1}$  fie  $V_{i2}$  dacă valoarea n-a scăzut sub 3.4 V. Din dispersia de fabricație în catalog  $V_{iLmax} = 0.8 \text{ V}$

Ținând cont de aceste date (fig.7.10) se pot determina marginile statice de zgomot:

$$MZZ = V_{0Hmin} - V_{iHmin} = 0.4 \text{ V}, MZZ = V_{iLmax} - V_{0Lmax} = 0.4 \text{ V}$$

$$V_{prag logic} = 1.5 \text{ V}.$$

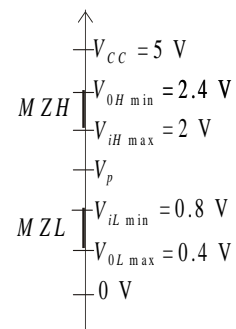
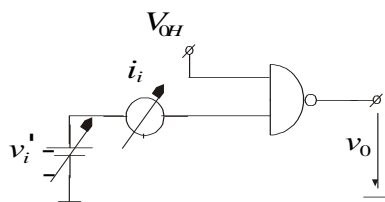


fig. 7.10

### Caracteristica de intare a porții TTL

Pentru circuitul din *fig.8.1* caracteristica de intrare este cea din *fig.8.2* unde :

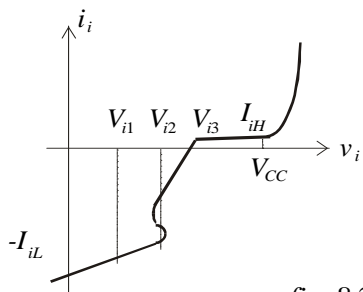


$$I_{iL} \approx \frac{V_{CC} - V_{BE1}}{R_1} \approx 1.05 \text{ mA} \Rightarrow I_{iL} < 1.6 \text{ mA}$$

(nici în cazul cel mai nefavorabil  $I_{iL}$  nu depășește 1.6 mA. Cum

$$v_i \in (0, V_{i1}) \Rightarrow i_i = -\frac{V_{CC} - V_{BE1} - V_i}{R_1} \Rightarrow v_i \in (V_{i1}, V_{i2}) \Rightarrow$$

*fig. 8.1* caracteristica este aproximativ o dreaptă de pantă  $R_1 \parallel (\beta_{02}R_2)$ .



Dacă  $v_i > V_{i3} \Rightarrow T_1$  funcționează în RAI  $\Rightarrow i_{E1} = \beta_{i1}i_{B1}$

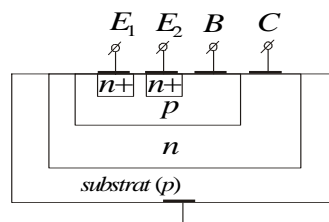
și  $I'_{iH} = \beta_{i1}i_{B1}$ .

În *fig.8.3* este prezentată

o secțiune prin tranzistorul  $T_1$

*fig. 8.2* unde  $I''_{iH} = \beta_{lateral}i_{Blateral}$  este

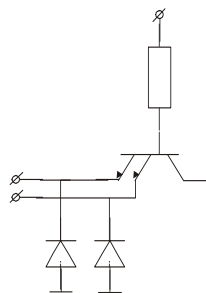
curentul de colector al tranzistorului lateral,



*fig. 8.3*

Creșterea vitezei de recombinare (micșorarea lui  $\beta_{lateral}$ )

se face în două moduri: prin dopare cu Au sau prin mărirea distanței dintre  $E_1$  și  $E_2$  (aceasta nu poate însă fi mărită prea mult).



*fig. 8.4*

Prin reflexie, pot apărea tensiuni negative la intrarea porții comdate. Pentru eliminarea reflecției se folosesc diode așa ca în *fig.8.4* unde  $I'''_{iH}$  este curentul invers al diodelor de limitare.

Așadar  $I_{iH} = I'_{iH} + I''_{iH} + I'''_{iH} \approx I'_{iH} + I''_{iH}$  iar valoarea sa este mai mică de 40  $\mu$ A.

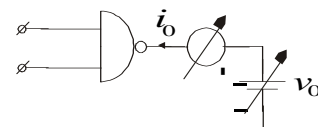
Valoarea maximă a tensiunii de intrare  $V_{i\max} = 5.5 \text{ V}$  nu produce creșterea puternică a curentului de intrare. Creșterea curentului de intrare atunci când  $U_{int} < 0$  poate avea două cauze :

- intrarea în conducție a diodei de protecție
- intrarea în conducție a diodei substrat – colector

$$\text{Dacă } U_{int} > 0 \Rightarrow V_{i\min} > 0.$$

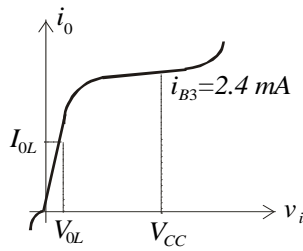
### Caracteristica de ieșire a porții TTL

Pentru circuitul din *fig.8.5* caracteristica de ieșire dă dependența  $u_{ies}$  de  $i_{ies}$ . Ea se ridică în două situații: pentru ieșire aflată în starea „1” logic sau „0” logic



*fig 8.5*

## a) Caracteristica de ieșire pentru ieșire în stare „0” logic



Această caracteristică este prezentată în *fig.8.6* pentru care avem :  $V_{OL} = V_{CE3sat} + i_o r_{Csat}$  și  $I_{OLmax} = 16$  mA.

Rezistența dinamică prezentată la ieșire are valoarea  $r_{OL} = r_{Csat} = 10 \Omega$  sau mai mică.

În cazul maxim al curentului de intrare  $i_o \approx \beta_0 i_{B3} = 40 \cdot 2.4 = 96$  mA tranzistorul  $T_3$  se poate distruge.

## b) Caracteristica de ieșire pentru ieșire în stare „0” logic

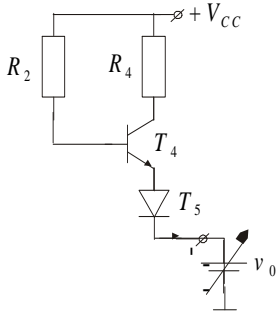


fig. 8.7

În acest caz  $T_1$  și  $T_3$  sunt blocate  $\Rightarrow$  circuitul devine cel din *fig.8.7* iar caracteristica este cea din *fig.8.8*.

Presupunem  $T_4$  saturat când  $u_{ies} = 0 \Rightarrow I_{osc} = i_{R_2} + i_{R_4}$

$$i_{R_2} = \frac{V_{CC} - V_{BE4} - V_{BE5}}{R_2}, i_{R_4} = \frac{V_{CC} - V_{CE4sat} - V_{BE5}}{R_4} \Rightarrow$$

$$I_{osc} \approx 34 \text{ mA}.$$

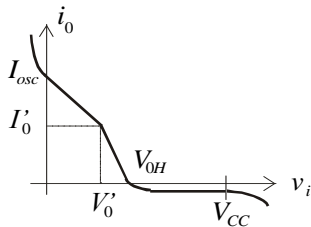


fig. 8.8

Curentul de scurt are valori cuprinse între 22 mA și 50 mA.

Curentul de ieșire se calculează cu relația :

$$i_o = \frac{V_{CC} - V_{BE4} - V_{BE5} - v_o}{R_2} + \frac{V_{CC} - V_{CE4sat} - V_{BE5} - v_o}{R_4}.$$

Rezistența dinamică de ieșire (când  $T_4$  saturat ) este

$$R_2 \parallel R_4 \approx 120 \Omega = r'_{0H}. \text{ Pentru } v_o > V'_0 \text{ avem } r''_{0H} \approx \frac{R_2}{\beta_0} \approx 40 \Omega.$$

$$R_2 i_{B4} + V_{BE4} = \beta_0 i_{B4} R_4 V_{CE4sat} \Rightarrow i_{B4} = \frac{V_{BE4} - V_{CE4sat}}{\beta_0 R_4 - R_2}. \text{ Condiția de saturație este:}$$

$$\beta_0 R_4 > R_2.$$

$$V'_0 = V_{CC} - \frac{R_2 (V_{BE4} - V_{CE4sat})}{\beta_0 R_4 - R_2} - V_{BE4} - V_{BE5}. \text{ Pentru } \beta_0 = 40 \Rightarrow V'_0 = 3.1 \text{ V}, I'_0 = 8 \text{ mA iar}$$

$$\text{pentru } \beta_0 = 20 \Rightarrow V'_0 = 2.3 \text{ V.}$$

$$I_{0H} > 800 \mu\text{A} (400 \mu\text{A}) \Rightarrow I_{0Hmax} = 800 \mu\text{A} (400 \mu\text{A}). N_{max} = \min \left\{ \frac{I_{0Hmax}}{I_{iHmax}}, \frac{I_{0Lmax}}{I_{iLmax}} \right\} \Rightarrow$$

$$\text{- pentru } I_{0Hmax} = 800 \Rightarrow N_{max} = \min \{20, 10\} = 10$$

$$\text{- pentru } I_{0Hmax} = 400 \Rightarrow N_{max} = 10$$

**Caracteristica de alimentare a porții TTL**

Reprezintă dependența curentului absorbit în funcție de tensiunea aplicată pe ambele intrări.

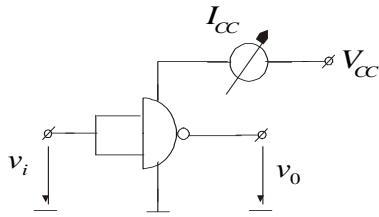


fig. 9.1

Această dependență este reprezentată în fig.9.2 pentru schema din fig.9.1. unde avem

- $V_{i1}$  - tensiunea la care intră în conducție  $T_2 \approx 0.65$  V
- $V_{i2}$  - tensiunea la care intră în conducție  $T_3 \approx 0.065$  V / 1.45 V
- $V_{i3}$  - tensiunea de saturație  $T_3 \approx 1.6$  V

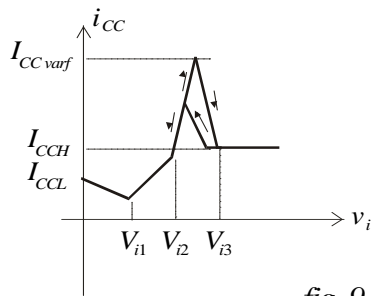


fig. 9.2

Avem:

- pentru  $V_i \in (0, V_{i1}) \Rightarrow$  curentul de alimentare

$$I_{CC} = \frac{V_{CC} - V_{BE1} - v_i}{R_1} = i_{R_1} \Rightarrow \text{curentul de alimentare pentru}$$

tensiunea de intare 0  $I_{CCL} \approx 1.05$  mA

- pentru

$$V_i \in (V_{i1}, V_{i2})$$

$$\Rightarrow I_{CC} = i_{R_1} + i_{R_2} = \frac{V_{CC} - V_{BE1} - v_i}{R_1} + \alpha_{02} \frac{V_{CE1sat} - V_{BE2} + v_i}{R_3}$$

- pentru  $V_i \in (V_{i2}, V_{i3}) \Rightarrow$

La un moment dat pentru  $V_i > V_{i2}$ ,  $T_2, T_3$  și  $T_4$  funcționează în RAN. Pentru  $T_2, T_3$  și  $T_4$  în conducție avem  $I_{CC} = i_{R_1} + i_{R_2} + i_{R_4}$ , unde  $i_{R_1} = \frac{V_{CC} - V_{BE1} - v_i}{R_1}$ .

$$\begin{aligned} \text{În continuare presupunem cunoscut } i_{BT_2} &\Rightarrow i_{R_4} = \beta_{04} i_{B4}, \quad i_{R_2} = i_{B4} + \beta_{02} i_{B2}, \\ i_{B3} = (\beta_{02} + 1) i_{B2} - \frac{V_{BE3}}{R_3}, \quad i_{B4} = \frac{i_{E4}}{\beta_{04} + 1} = \frac{i_{C3}}{\beta_{04} + 1} = \frac{\beta_{03} i_{B3}}{\beta_{04} + 1} = \frac{\beta_{03}}{\beta_{04} + 1} & \left( (\beta_{02} + 1) i_{B2} - \frac{V_{BE3}}{R_3} \right) \Rightarrow \\ I_{CC} = \frac{V_{CC} - V_{BE1} - v_i}{R_1} + \frac{\beta_{03}}{\beta_{04} + 1} & \left( (\beta_{02} + 1) i_{B2} - \frac{V_{BE3}}{R_3} \right) (\beta_{04} + 1) + \beta_{02} + i_{B2}. \end{aligned}$$

Condiția de saturare pentru  $T_4$  (când încă există relația  $i_C = \beta_0 i_B$ ) este  $R_2(\beta_{02} i_{B2} + i_{B4}) + V_{BE4} = \beta_{04} i_{B4} R_4 + V_{CE4sat}$ .

$$\text{Notăm } i'_{B2} = \frac{V_{BE4} - V_{CE4sat} + A \frac{V_{BE3}}{R_3}}{(\beta_{02} + 1)A - \beta_{02}R_2} \text{ valoarea lui } i_{B2} \text{ la care } T_4 \text{ intră în saturație și } T_3 \text{ în}$$

RAN, unde  $A = \frac{\beta_{03}}{\beta_{04} + 1} (\beta_{04} R_4 - R_2)$ .

Scriind legea a II a lui Kirchoff pe  $V_{CC}, T_2, V_{BE4}, T_5, V_{CE3sat}$  obținem  $V_{CC} = R_2(\beta_{02}i_{B2} + i_{B4}) + V_{BE4} + V_{CE3sat} \Rightarrow$  valoarea lui  $i_{B2}$  la care  $T_3$  intră primul în saturație

$$i_{B2}'' = \frac{V_{CC} - V_{BE4} - V_{BE5} - V_{CE3sat} + B \frac{R_2}{R_3} V_{BE3}}{\beta_{02}R_4 + (\beta_{02} + 1)R_2B}, \text{ unde } B = \frac{\beta_{02}}{\beta_{03} + 1} \approx 1.$$

Dacă  $\beta_0 = 40 \Rightarrow i_{B2}' = 44 \mu\text{A}$  și  $i_{B2}'' = 38 \mu\text{A} \Rightarrow T_3$  intră primul în saturație  $\Rightarrow I_{CC} = 32.5$  mA

Dacă  $\beta_0 = 50 \Rightarrow i_{B2}' = 28 \mu\text{A}$  și  $i_{B2}'' = 31 \mu\text{A} \Rightarrow T_4$  intră primul în saturație  $\Rightarrow I_{CC} = 32.5$  mA

Se alege  $I_{CCvarf} \approx 35$  mA  $\Rightarrow$

$$I_{CCH} = i_{R_1} + i_{R_2} = \frac{V_{CC} - V_{CB1} - V_{BE2} - V_{BE3}}{R_1} + \frac{V_{CC} - V_{CE2sat} - V_{BE3}}{R_2} \approx 3.2 \text{ mA}$$

Puterile sunt  $P_{CCL} = V_{CC}I_{CCL} = 5.25$  mW,  $P_{CCH} = V_{CC}I_{CCH} = 16$  mW,

$$P_d = \frac{1}{2}(P_{CCL} + P_{CCH}) \approx 10.7 \text{ mW (semnalul de intrare are frecvență coborâtă)}$$

Pentru a micșora de intrare a sursei de alimentare se conectează condensatoare de decuplare la cel puțin două trei cip-uri.

### Regimul tranzitoriu al porții TTL standard

După cum se știe TTL este un circuit de mare viteză. Timpul mediu de propagare a semnalului prin TTL  $\approx 10$  ns. Timpii frontului semnal de ieșire sunt datați capacității de sarcină. Descărcarea capacității de sarcină se datorează TTL în timp ce descărcare este asigurată de repetorul  $T_4$ .

În fig.9.3 sunt prezentate duratele fronturilor la ieșire care au valorile :  $t_{fHL} = \frac{(V_{0H} - V_{0L})C_S}{\beta_{03}i_{B3}}$  și  $t_{fLH} \approx 2.3R_{ies(T_4)}C_S$  unde  $R_{ies(T_4)} \approx 120$

$\Omega$  dacă  $T_4$  este saturat și  $\approx 40 \Omega$  dacă  $T_4$  este în RAN.

Elementul care contribuie la duratele fronturilor ( $C_S$ ) are mai multe componente:

- dacă poarta comandă un număr  $N$  de circuite identice atunci capacitatea va fi  $N C_{int}$  unde este  $C_{int}$  este capacitatea de intrare a porții (este neliniară) și este dată în mare proporție de capacitatea de barieră a diodei de evitare a reflexiei (polarizată invers) și de capacitatea joncțiunii BE a  $T_1$ . Pe durata tranziției când  $T_2$  este în RAN și  $T_1$  este saturat se mai reflectă la intrare și  $C_{int}$  a lui  $T_2$ , care este destul de mare datorită amplificării destul de mari a lui  $T_2$ . Valorile tipice pentru  $C_{int}$  sunt  $2.5 \div 3.5$  pF.

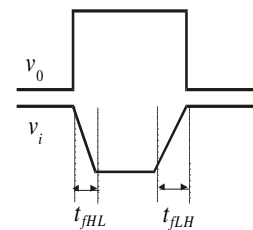


fig. 9.3

- capacitatea firelor de legătură cu celelalte circuite comandate cu valori tipice de 1÷3 pF

- capacitatea de ieșire proprie a poații formată din capacitățile de variație a joncțiunii BE a  $T_5$  și din capacitățile de barieră a joncțiunii de colector (polarizată invers) a  $T_3$  cu valoarea totală de  $\approx 7$  pF

În afară de aceste capacități, la timpii de propagare mai contribuie și timpii de comutare ai tranzistorilor intrinseci. Timpul de comutare este mic. Comutarea din blocare a  $T_3$  se realizează într-un timp relativ mic, căci curentul de bază ce comdă comutarea lui  $T_3$  are valoare destul de mare.

Comutarea inversă a  $T_2$  (saturare - blocare) se realizează într-un timp aproximativ scurt, căci curentul invers de bază al lui  $T_2$  este curentul de emitor al lui  $T_1$  ce lucrează pentru scurt timp în RAN.

Comutarea directă (blocare – saturare) a lui  $T_3$  se realizează în timp scurt, căci curentul de comdă în bază al lui  $T_3$  este mare.

Comutarea inversă a lui  $T_3$  este însă mai lentă, căci după blocarea lui  $T_2$ , practic curentul invers de bază este  $i_{B30} = \frac{V_{CE3}}{R_3} \approx 0.8$  mA.

Timpul de comutare al lui  $T_4$  este relativ mic, căci curentul de comandă din bază este mare.