

## Cursul 09

### C03 CIRCUITE LOGICE CU TRANZISTOARE BIPOLARE

#### C03.6 Variante de porți TTL

##### 1. Poarta TTL de mică putere (LPTTL)

Structura electronică este echivalentă cu cea de la TTL standard, doar că valoarea rezistențelor este crescută de obicei proporțional (4 până la 10 ori). Rezultă în acest caz o micșorare a puterii absorbite de la sursa de alimentare și creșterea timpilor de propagare. Se micșorează de asemenea și curenții absorbiți pe intrare și valoarea curenților disponibili la ieșire.

Exemple:

-firma Fairchild - valorile rezistențelor sunt mărite de 4 ori  $\Rightarrow P_d \approx 2 \text{ mW}$  și  $t_p \approx 20 \text{ ns}$

-firma National Semiconductor - valorile rezistențelor sunt mărite de 10 ori  $\Rightarrow P_d \approx 1 \text{ mW}$  și  $t_p \approx 33 \text{ ns}$

##### 2. Poarta TTL de mare viteză (HTTL)

Structura circuitului este apropiată de cea standard și este prezentată în *fig.9.4*. Se observă că valorile rezistențelor sunt sensibil mai mici  $\Rightarrow P_d \approx 22 \text{ mW}$  și  $t_p \approx 6 \text{ ns}$ .

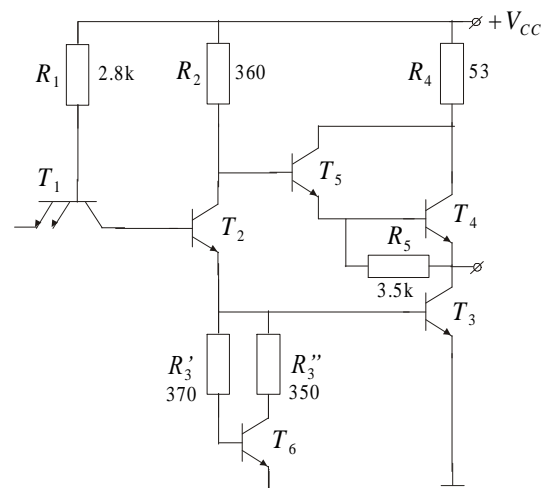
După cum se observă în locul lui  $T_4$  se folosește o configurație Darlington ( $T_4, T_5$ ), iar  $R_5$  face ca  $T_5$  să lucreze la curenți de emitor nu foarte mici.

Se micșorează și  $Z_{ies}$  rezultând o accelerare a încălzării  $C_S$  la trecerea L – H a tensiunii de ieșire.

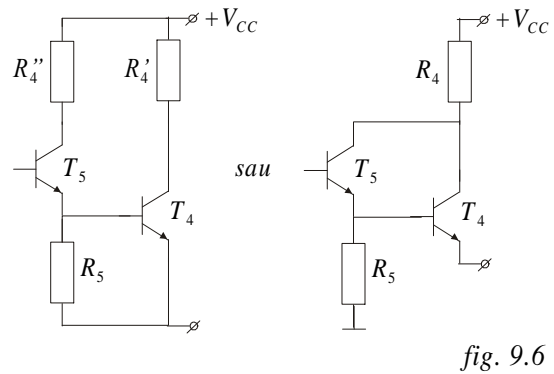
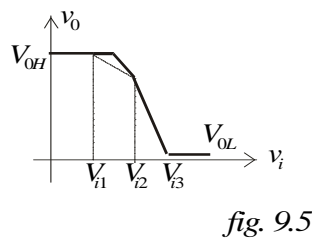
În loc de  $R_3$  se folosește sarcina dinamică ( $R'_3, R''_3, T_6$ ) care mărește curentul de extracție ceea ce micșorează timpul de comutație la lui  $T_3$  din saturare în blocare (în special timpul de stocare)

$T_6$  aduce și o modificare a caracteristicii de transfer așa cum se observă în *fig.9.5* unde valoarea lui  $V_{iL}$  crește ceea ce duce la creșterea  $MZL$ .

Pentru tranzistorul compus ( $T_4, T_5$ ) se folosesc diverse variante ca în *fig.9.6*.



*fig. 9.4*



### 3. Circuite TTL Schottky

Structura este echivalentă cu cea HTTL, rezistențele având aceeași valoare, dar cu excepția  $T_4$  tranzistorii sunt Schottky (între bază și colector se conectează o diodă Schottky – tensiunea directă pe acest contact metal semiconductor fiind de 0.3 mV) Aceste diode au rolul de a împiedica intrarea în saturație a tranzistorului și de evitare a reflexiilor.

Pentru această poartă  $t_p \approx 3$  ns (se reduce la jumătate), valoarea  $V_{OL}=0.5$  V (se mărește) iar maginea de zgomot pentru nivelul coborât se micșorează.

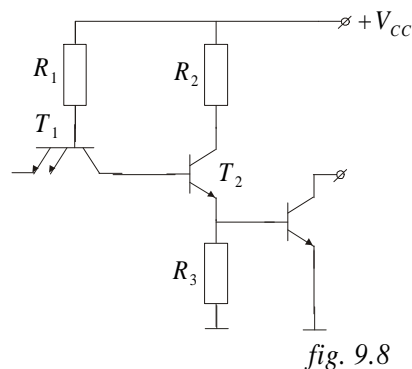
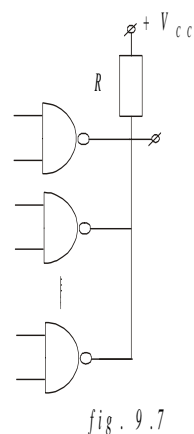
### 4. Poarta TTL Schottky de mică putere

Schema electrică este asemănătoare cu a porții TTL Schottky, dar rezistențele au valori mai mari. De exemplu pentru o mărire de 4 ori a rezistențelor se obține  $P_d \approx 2$  mW și  $t_p \approx 10$  ns.

În ultimul timp se folosesc tranzistori PNP care scad curenții absorbiți pe intrarea porții TTL.

### 5. Poarți TTL cu colectorul în gol (open collector)

Porțile TTL nu pot fi conectate cu ieșirea în paralel (fig.9.7) pentru realizarea funcției „SAU – cablat”. Totuși pentru realizarea acestui lucru s-au contruit porți TTL cu colectorul în gol. Schema echivalentă este cea din fig.9.8.



### 6. Poarta TTL cu trei stări (Three State)

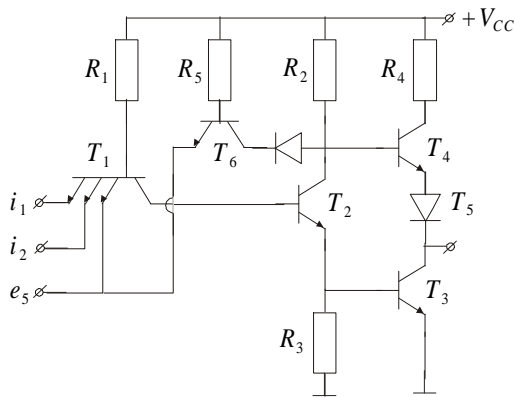


fig. 9.9

Permit conectarea în paralel a ieșirilor.  
Structura lor (fig.9.9) este asemănătoare cu cea TTL standard care realizează funcția logică „SI-NU”

Dacă  $C_s$  este la nivelul „1”  $\Rightarrow$  joncțiunea BE a  $T_6$  este polarizată invers și chiar dacă joncțiunea BC este polarizată direct  $\Rightarrow$  curentul prin  $T_6 \approx 0$  (din cauză că dioda este polarizată invers)

Dacă  $C_s = 0 \Rightarrow T_6$  intră în conducție și blochează  $T_2 \Rightarrow$  că se blochează  $T_3 \Rightarrow$  se blochează și  $T_4$  și  $T_5 \Rightarrow Z_{ies}$  foarte mare

Cele 3 stări sunt :

- ieșire în 0
- ieșire în 1
- ieșire în  $Z_{ies} = \infty$

Aceste porți pot fi conectate cu ieșirea în paralel dacă la un moment dat este activată o singură poartă.