

Cursul 10

C03.6 Circuite logice cu cuplaj în emitor – ECL (Emitter Coupled Logic)

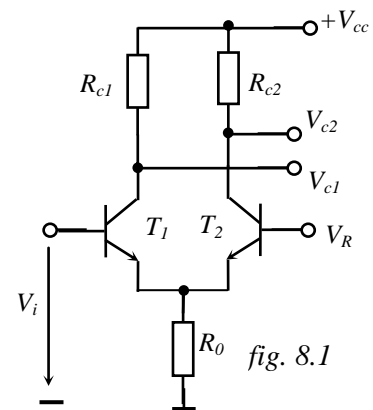
03.6.1 Caracteristici generale ale porții ECL

Au cea mai mare viteză de funcționare dintre circuitele logice cu TB. Reducerea timpilor de propagare s-a realizat prin schimbarea filosofiei de abordare a circuitelor logice cu tranzistoare saturate folosindu-se următoarele metode:

- utilizarea tranzistorilor între RAN și regiunea de blocare eliminându-se timpii corespunzători regiunii de saturație necesari eliminării sarcinii stocate în bază, altfel ca la TTL Schottky;
- comanda de deschidere sau de închidere a unui tranzistor nu se mai face prin comandă directă în tensiune, ci prin comutarea unui curent dintr-un tranzistor în altul;
- micșorarea excursiei de tensiune la ieșire (diferența dintre nivelul coborât și cel ridicat) conduce la reducerea timpilor de încărcare/descărcare a capacităților parazite;
- reducerea constantelor de timp prin micșorarea destul de mult a valorii rezistențelor \Rightarrow curenții ce încarcă diverse capacități sunt mai mari \Rightarrow crește puterea medie disipată pe poartă (ECL disipă cea mai mare putere pe poartă – 35 mW/poartă).

03.6.2 Structura de bază a porții ECL

Structura de bază folosită în construcția acestei porți este cea de amplificator diferențial cu rezistență de cuplaj între emitoare (fig. 8.1) la care baza unui tranzistor este conectată la un potențial fix V_R în timp ce semnalul se aplică pe baza celuilalt tranzistor. Ca mărimi de ieșire se pot folosi colectoarele celor două tranzistoare.



Dacă $v_i \ll V_R \Rightarrow T_1$ blocat și curentul care circulă prin R_0 se închide prin $T_2 \Rightarrow \begin{cases} V_{C1} = V_{CC} \\ V_{C2} = V_{CC} - \alpha_0 I_{R_0} R_{C2} \end{cases}$

Dacă $v_i \gg V_R$ (în practică v_i este mai mare decât V_R cu 0.3 V)

$\Rightarrow T_1$ în conducție și T_2 blocat $\Rightarrow \begin{cases} V_{C1} = V_{CC} - \alpha_0 I_{R_0} R_{C1} \\ V_{C2} = V_{CC} \end{cases}$

Se constată că, din punct de vedere fizic, o variație a tensiunii de intrare în jurul valorii tensiunii de referință, curentul prin rezistența R_0 , practic constant, comută de la un tranzistor la altul; pe măsură ce crește tensiunea de la intrare, după deschiderea tranzistorului T_1 , tensiunea din colectorul său scade concomitent cu scăderea tensiunii din colectorul tranzistorului T_2 .

Evitarea intrării în saturație a celor două tranzistoare se face prin utilizarea unor rezistențe de colector suficient de mici astfel ca deschiderea tranzistoarelor să se facă numai în RAN, în orice condiții și prin limitarea excursiei de tensiune de la intrare. Rezistențele trebuie alese astfel încât $R_{c1} < R_{c2}$.

Tensiunea din colectorul lui T_2 are același nivel ca v_i iar cea din colectorul lui T_1 are un nivel complementar.

03.6.3 Poarta ECL standard

Schema electrică a porții standard ECL cu două ieșiri (pentru funcția SAU și SAU-NU) simplificată este cea din *fig. 8.2*.

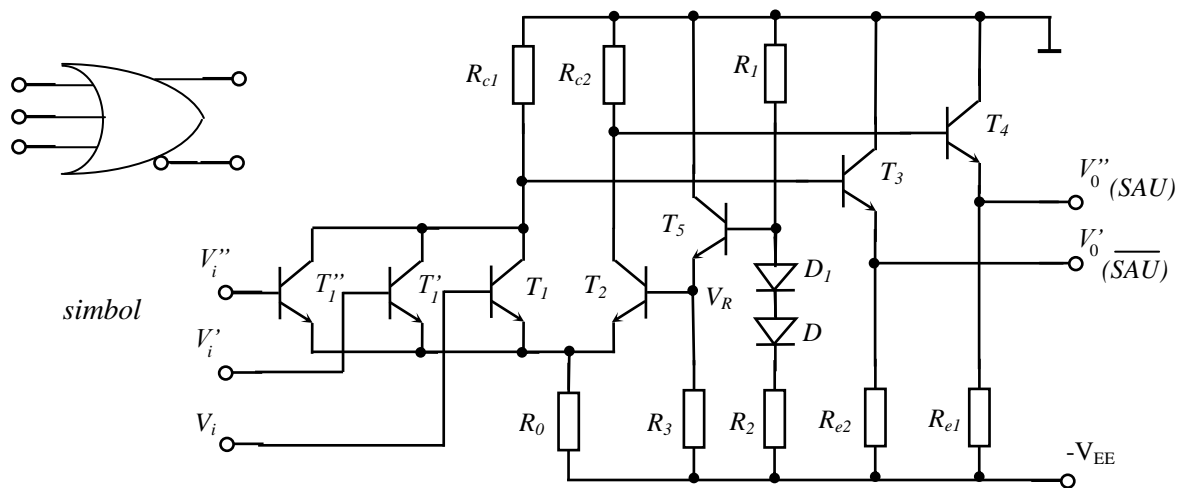


fig. 8.2

Valorile tipice ale rezistențelor din circuit sunt:

$$R_{c1} = 220 \Omega; R_{c12} = 245 \Omega; R_1 = 907 \Omega; R_2 = 4,98 \text{ k}\Omega;$$

$$R_3 = 6,1 \text{ k}\Omega; R_0 = 779 \Omega; R_{e1} = R_{e2} = 1,5 \text{ k}\Omega$$

$$V_R = -1.175 \text{ V.}$$

Dacă v_i, v'_i sau v''_i sunt la nivel ridicat (o valoare mai mare decât V_R) $\Rightarrow T_1$ corespunzător este în conducție și T_2 este blocat \Rightarrow tensiunea din colectorul tranzistorului de tip T_1 are valoare coborâtă.

T_3 este folosit pe post de repetor (T_3 și T_4 fiind în permanență în RAN).

Potențialul din emitorul lui T_3 are valoare coborâtă. De asemenea tensiunea de ieșire pe emitorul lui T_4 are valoare ridicată.

Dacă toate v_i sunt la nivel coborât \Rightarrow toate tranzistoarele de tip T_1 sunt blocate și T_2 este în conducție, deci potențialul de colector al T_1 e ridicat ($v_{0\overline{\text{SAU}}}$ este la nivel ridicat) iar potențialul de colector al T_2 e coborât ($v_{0\text{SAU}}$ la nivel coborât).

T_3 și T_4 funcționând ca repetoare au rolul de a adapta nivelele corespunzătoare semnalelor de ieșire și de intrare.

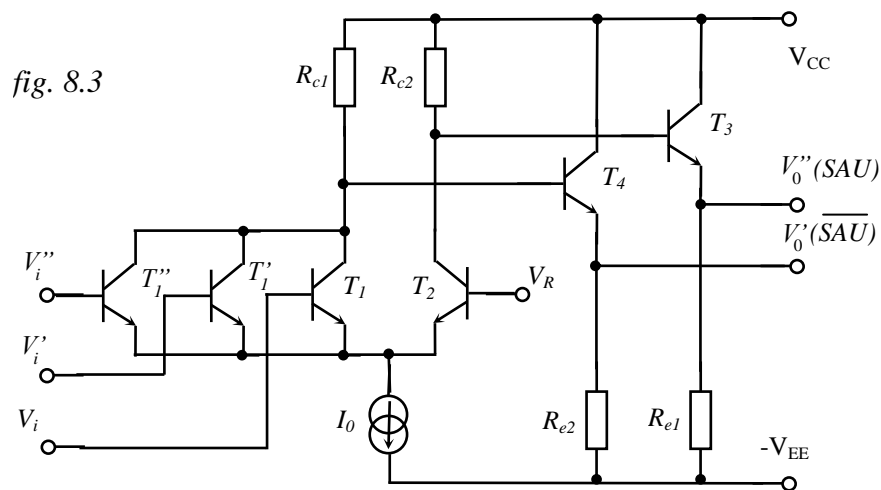
Alimentarea structurilor numerice ECL se face cu o sursă de alimentare negativă față de masă din următoarele considerente:

- în cazul alimentării cu sursă de tensiune negativă, zgomotele care apar pe sursa de alimentare nu pot pătrunde prin rezistența R_0 spre ieșire decât atenuate foarte mult, ca semnale de mod comun (la un amplificator diferențial rejectia surselor de alimentare negative este mai mare decât rejectia surselor de alimentare pozitive);

- perturbațiile nu pot pătrunde direct la ieșire prin repetoarele pe emitor din cauza impedanțelor foarte mici văzute în emitoarele tranzistoarelor;

- în cazul unui scurtcircuit accidental la ieșire sursa negativă este mai bine protejată.

03.6.4 Caracteristicile statice și parametrii poartii ECL



1. Caracteristica de transfer

Considerăm că din cele m intrări, m_1 sunt comandate simultan cu o tensiune variabilă între nivelul coborât și cel ridicat, iar celelalte $m - m_1$ cu o tensiune de nivel 0.

Ecuatiile ce descriu funcționarea unui tranzistor (fig.8.4) în orice regim de lucru

(Ebers-Moll) sunt :

$$\begin{cases} i_E = \frac{I_{E0}}{1 - \alpha_0 \alpha_i} (e^{\frac{v_E}{V_T}} - 1) - \frac{\alpha_0 I_{C0}}{1 - \alpha_0 \alpha_i} (e^{\frac{v_C}{V_T}} - 1) \\ i_C = \frac{\alpha_0 I_{E0}}{1 - \alpha_0 \alpha_i} (e^{\frac{v_E}{V_T}} - 1) - \frac{I_{C0}}{1 - \alpha_0 \alpha_i} (e^{\frac{v_C}{V_T}} - 1) \end{cases}$$

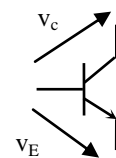


fig. 8.4

unde :

$$-V_T = \frac{kT}{q} \text{ - viteza termică } \approx 26 \text{ mV la } T = 300 \text{ K}$$

- I_{C0} - curentul rezidual al joncțiunii colector cu joncțiunea emitor în 0

- I_{E0} - curentul rezidual al joncțiunii emitor cu joncțiunea colector în 0

- α_0 - factorul de curent

- α_i - este α_0 când i_E devine i_C și invers.

Căderea pe joncțiunea colector este negativă în RAN \Rightarrow exponențiala $e^{\frac{v_C}{V_T}} \ll 1$ iar α_i

$$\text{sensibil mai mic decât } \alpha_0 \Rightarrow \begin{cases} i_E \approx \frac{I_{E0}}{1 - \alpha_0 \alpha_i} (e^{\frac{v_E}{V_T}} - 1) = I_{ES} (e^{\frac{v_E}{V_T}} - 1) \\ i_C \approx \frac{\alpha_0 I_{E0}}{1 - \alpha_0 \alpha_i} (e^{\frac{v_E}{V_T}} - 1) = \alpha_0 I_{ES} (e^{\frac{v_E}{V_T}} - 1) = \alpha_0 i_E \end{cases}$$

Pentru a determina tensiunea de ieșire trebuie aflat curentul prin tranzistoarele aflate în conducție. Se scrie legea I a lui Kirchoff în nodul comun dintre emitoarele tranzistoarelor T_1 și T_2 :

$$I_0 = m_1 i_{E1} + i_{E2}, \text{ unde } i_{E1} = I_{ES} (e^{\frac{v_{E1}}{V_T}} - 1) \text{ și } i_{E2} = I_{ES} (e^{\frac{v_{E2}}{V_T}} - 1).$$

$$\text{Dar } v_{E1} - v_{E2} = v_i - V_R \Rightarrow i_{E1} = \frac{I_0 + m_1 I_{ES}}{1 + m_1 e^{\frac{v_i - V_R}{V_T}}} e^{\frac{v_i - V_R}{V_T}} \approx \frac{e^{\frac{v_i - V_R}{V_T}}}{1 + m_1 e^{\frac{v_i - V_R}{V_T}}} I_0.$$

$$\text{În mod analog rezultă și } i_{E2} = \frac{1}{1 + m_1 e^{\frac{v_i - V_R}{V_T}}} I_0.$$

Valorile tensiunilor de ieșire vor fi:

$$v_{0SAU} = V_{CC} - \alpha_0 \frac{1}{1 + m_1 e^{\frac{v_i - V_R}{V_T}}} I_0 R_{C2} - V_{BE}$$

$$v_{0\overline{SAU}} = V_{CC} - m_1 \alpha_0 \frac{e^{\frac{v_i - V_R}{V_T}}}{1 + m_1 e^{\frac{v_i - V_R}{V_T}}} I_0 R_{C1} - V_{BE}$$

Dacă $R_{C1} = R_{C2} = R_C$ și notăm $\Delta V = \alpha_0 I_0 R_C \Rightarrow$

$$v_{0SAU} = V_{CC} - V_{BE} - \frac{\Delta V}{1 + m_1 e^{\frac{v_i - V_R}{V_T}}}, \quad v_{0\overline{SAU}} = V_{CC} - V_{BE} - \frac{m_1 e^{\frac{v_i - V_R}{V_T}} \Delta V}{1 + m_1 e^{\frac{v_i - V_R}{V_T}}}.$$

ΔV este variația de tensiune pe R_{C1} sau R_{C2} când tranzistorul respectiv trece din RAN în blocare.

Dacă $V_R - v_i \gg V_T$ (de 10 ori în cazul de față este suficient, și v_i este mai mic cu 0.3 V față de V_R) avem:

$$\begin{cases} v_{0SAU} = V_{CC} - V_{BE} - \Delta V = V_{OL} \\ v_{0\overline{SAU}} = V_{CC} - V_{BE} = V_{OH} \end{cases}$$

Dacă $v_i - V_R \gg V_T$ avem:

$$\begin{cases} v_{0SAU} = V_{CC} - V_{BE} = V_{OH} \\ v_{0\overline{SAU}} = V_{CC} - V_{BE} - \Delta V = V_{OL} \end{cases}$$

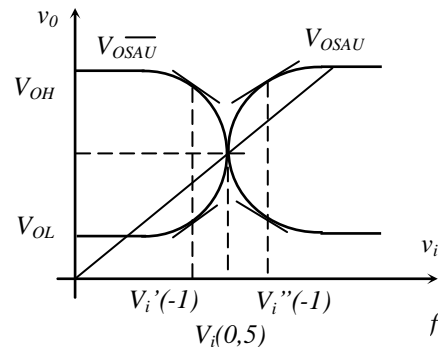


fig. 8.5

Pentru compatibilitate $V_{0L} = V_{iL}$ și $V_{0H} = V_{iH}$.

Notăm cu $V_i(0.5)$ valoarea tensiunii de intrare la care tensiunea la cele două ieșiri este egală ($v_{0SAU}(V_i(0.5)) = v_{0SAU}(V_i(0.5))$) $\Rightarrow V_i(0.5) = V_R - V_T \ln m_1 \approx V_R$

Pentru compatibilitate trebuie să fie egală cu cele două tensiuni adică
 $= v_{0SAU}(V_i(0.5)) = v_{0SAU}(V_i(0.5)) \Rightarrow v_{0SAU}(V_i(0.5)) = V_{CC} - V_{BE} - \frac{\Delta V}{2} \Rightarrow$
 $V_{CC} - V_{BE} - \frac{\Delta V}{2} = V_R \Rightarrow \Delta V = 2(V_{CC} - V_{BE} - V_R)$.

În general $V_{CC} = 0$ la aceste circuite $\Rightarrow \Delta V = 2(-0.75 + 1.175) = 0.85$ V \Rightarrow se limitează plaja de variație a tensiunii de ieșire.

Valoarea de prag logic este intersecția cu prima bisectoare a caracteristicii de transfer are valoarea $V_{prL} = V_i(0.5) = V_R$.

Marginile statice de zgomot au valorile $MZL = V_i'(-1) - V_{0L}$ și $MZH = V_{0H} - V_i''(-1)$.

$$\begin{cases} \frac{dv_{0SAU}}{dv_i} = -1 \\ \frac{dv_{0SAU}}{dv_i} = m_1 \frac{e^{\frac{v_i - V_R}{V_T}} (1 - e^{-\frac{v_i - V_R}{V_T}}) - m_1 e^{2\frac{v_i - V_R}{V_T}}}{1 + m_1 e^{\frac{v_i - V_R}{V_T}}} \frac{\Delta V}{V_T} = -1 \end{cases}$$

Dacă $V_R - V_i'(-1) \gg V_T \Rightarrow V_i'(-1) = V_R - V_T \ln m_1 \frac{\Delta V}{V_T}$

Dacă $V_i''(-1) - V_R \gg V_T \Rightarrow V_i''(-1) = V_R + V_T \ln \frac{\Delta V}{m_1 V_T}$.

Cum $V_{CC} = 0 \Rightarrow V_{0L} = -V_{BE} - \Delta V$ și $V_{0H} = -V_{BE}$

$\Rightarrow MZL = V_R - V_T \ln m_1 \frac{\Delta V}{V_T} + V_{BE} + \Delta V$ și $MZH = -V_{BE} - V_R - V_T \ln \frac{\Delta V}{m_1 V_T}$.

Marginile statice de zgomot depind deci de numărul de intrări comandate simultan.

2. Caracteristica de alimentare

Curentul de alimentare este practic constant pentru valorile rezistențelor. Caracteristica de ieșire este aproape liniară deoarece rețeaua de ieșire T_3 și T_4 funcționează permanent în RAN. Rezistența de la ieșire este sub 10 $\Omega \Rightarrow$ încărcare statică și dinamică mai mare. Datorită rezistenței de ieșire foarte mică când se calculează regimul tranzitoriu la intrare trebuie să se țină seama de rezistența distribuită a bazei tranzistorului T_1 (de ordinul sutelor de Ω).

În regimul tranzitoriu trebuie să se folosească un model mai precis decât modelul sarcinii căci timpii de comutare și de încărcare ai tranzistorului intrinsec sunt comparabili.