

## Lucrarea nr. 6

# CIRCUITE LOGICE CU TRANZISTOARE MOS

- I. Scopul lucrării
- II. Noțiuni teoretice
- III. Desfășurarea lucrării
- IV. Temă de casă

**I. Scopul lucrării**

Scopul lucrării este cunoașterea funcționării circuitelor logice elementare cu tranzistoare cu efect de câmp cu poartă izolată; experimentările se fac pe o poartă logică multifuncțională realizată în tehnologie PMOS standard cu poartă de aluminiu.

[Cuprins](#)

**II. Noțiuni teoretice**

1. *Tranzistorul cu efect de câmp de tip MOS*, al cărui simbol este reprezentat în fig.6.1 are, ca parametri principali, tensiunea de prag,  $V_p$  [V] și factorul de curent  $\beta$  [mA/V]. Ecuațiile caracteristicilor statice sunt:

$$i_D = \beta \left[ (V_{GS} - V_p) v_{DS} - \frac{v_{DS}^2}{2} \right] \tag{1}$$

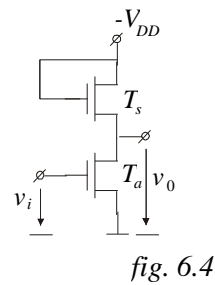
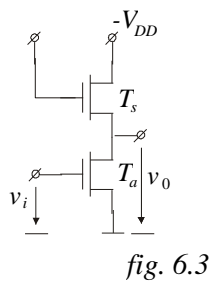
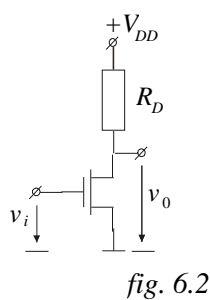
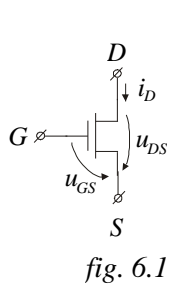
în zona liniară, înainte de saturație, adică pentru:  $V_{DS} \leq V_{GS} - V_p$  (1')

respectiv:

$$i_D = \beta \frac{(v_{GS} - V_p)^2}{2} \tag{2}$$

în zona de saturație de curent, când este îndeplinită relația:  $V_{DS} > V_{GS} - V_p$  (2')

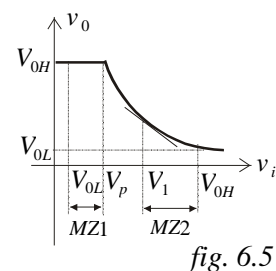
Tranzistoarele folosite sunt cu canal p indus, toate tensiunile raportate la sursă (deci și tensiunile de alimentare) sunt negative, dar în relațiile de calcul sunt luate în valoare



absolută.

2. *Cu tranzistoare cu efect de câmp de tip MOS* se pot realiza inversoare logice (ca circuite de bază pentru circuitele logic) în mai multe moduri, în funcție de tipul rezistenței de sarcină; în lucrare, vor fi prezentate inversoarele din fig.6.2, 6.3 și 6.4.

Pentru toate cele trei tipuri de inversor, caracteristica de transfer are aceeași formă, ca în fig.6.5, dar vor diferi valorile caracteristice, adică nivelele logice și marginile de zgomot statice, deduse din caracteristica de transfer.



Pentru inversorul cu sarcină rezistivă, *fig.6.2*, se obțin următoarele relații:

$$V_{oH} = V_{DD} \quad (3),$$

$$V_{oL} = V_{DD} - V_P - \frac{1}{\beta_a R_D} - \sqrt{\left(V_{DD} - V_P - \frac{1}{\beta_a R_D}\right)^2 - \frac{2V_{DD}}{\beta_a R_D}} \quad (4),$$

unde  $\beta_a$  este factorul de curent al tranzistorului MOS amplificator.

Dacă  $V_{oL}$  este mult mai mic decât  $V_{DD}$ , se poate folosi expresia aproximativă:

$$V_{oL} \cong \frac{V_{DD}}{\beta_a R_D (V_{DD} - V_P)} \quad (4').$$

Pentru inversorul cu sarcină activă, cu tranzistorul MOS de sarcină funcționând în regiunea liniară, *fig.6.3*, în care se folosesc două surse de alimentare,  $V_{GG} \geq V_{DD} - V_P$ , se obțin relațiile:

$$V_{oH} = V_{DD} \quad (5)$$

$$V_{oL} = \frac{kV_{DD} + V_{GG} - V_P}{1+k} - \sqrt{\left(\frac{kV_{DD} + V_{GG} - V_P}{1+k}\right)^2 - \frac{2V_{DD}(V_{GG} - V_P) - V_{DD}^2}{1+k}} \quad (6)$$

unde,  $k = \frac{\beta_a}{\beta_s}$ ,  $\beta_s$  fiind factorul de curent al tranzistorului MOS folosit ca sarcină.

Dacă se presupune  $k \gg 1$ , se obține relația aproximativă:

$$V_{oL} \cong \frac{V_{DD}(V_{GG} - V_{DD} - V_P)}{k(V_{DD} - V_P)} \quad (6')$$

Pentru inversorul având ca sarcină activă un tranzistor MOS în zona de saturație, (schema cea mai des utilizată în circuite integrate MOS) reprezentată în *fig.6.4*, se obțin relațiile:

$$V_{oH} = V_{DD} - V_P \quad (7)$$

$$V_{oL} = V_{DD} - V_P \frac{2k+1}{k+1} - \sqrt{\left(V_{DD} - V_P \frac{2k+1}{k+1}\right)^2 - \frac{(V_{DD} - V_P)^2}{k+1}} \quad (8).$$

Dacă se consideră  $k$  foarte mare, se obține relația aproximativă, pentru tensiunea corespunzătoare nivelului logic "0":

$$V_{oL} \cong \frac{(V_{DD} - V_P)^2}{2k(V_{DD} - 2V_P)} \quad (8').$$

Marginile de zgomot statice sunt definite conform *fig.6.5*:

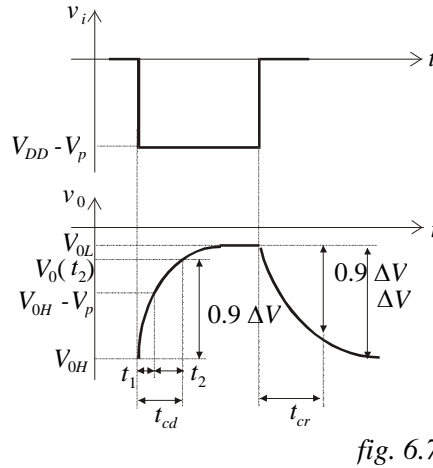
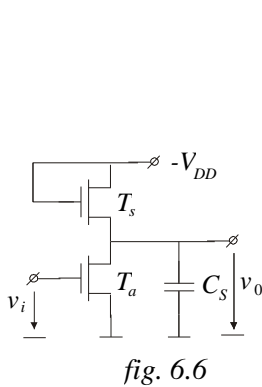
$$MZ1 = V_P - V_{oL} \quad (9),$$

$$MZ0 = V_{oH} - V_1 \quad (10),$$

unde  $V_1$  este tensiunea de intrare pentru care caracteristica de transfer ce se obține are panta 1.

Nivelele logice ale inversorului și , deci, și marginile de zgomot statice, depind de curentul de sarcină pe care trebuie să-l debiteze (în starea logică "1") respectiv, să-l absoarbă (în starea logică "0").

3. Răspunsul inversorului MOS la un impuls de comandă este determinat, în primul rând, de elementele capacitive parazite: capacitățile proprii ale tranzistoarelor (amplificator și



sarcină), capacitatea de intrare a circuitelor comandate precum și capacitatea parazită a interconexiunilor.

La aplicarea unui impuls negativ de amplitudine  $V_{DD} - V_p$  la intrarea inversorului din fig.6.6, se obține răspunsul din fig.6.7.b, în fig.6.7.a fiind desenat impulsul de comandă.

Timpul necesar deschiderii tranzistorului amplificator se calculează cu relațiile aproximative:

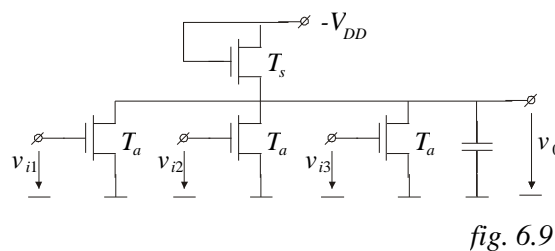
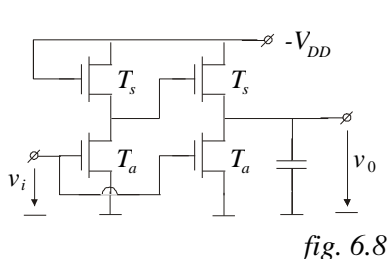
$$t_{cd} = t_1 + t_2 \tag{11},$$

$$t_1 \cong \frac{2C_s V_p}{\beta_A (V_{DD} - 2V_p)^2} \tag{12}$$

$$t_2 \cong \frac{C_s}{\beta_A (V_{DD} - 2V_p)} \ln \frac{2(V_{DD} - 2V_p) - v_o(t_2)}{v_o(t_2)} \tag{13}$$

unde s-au notat:

- $t_1$  intervalul de timp în care tranzistorul MOS amplificator este în zona de saturație;
- $t_2$  intervalul de timp în care tranzistorul MOS amplificator se află în regiunea liniară a caracteristicilor de ieșire;



-  $v_o(t_2) = V_{oL} + 0,1 (V_{oH} - V_{oL})$  valoarea tensiunii de ieșire la care se consideră că procesul de comutare s-a terminat.

În aceste realții, s-a neglijat curentul prin tranzistorul MOS de sarcină.

4. La comutarea inversă, tranzistorul MOS amplificator se blochează, iar capacitatea de la ieșire se încarcă numai prin tranzistorul MOS de sarcină, în timpul dat de relația:

$$t_{ci} = \frac{2C_S}{\beta_S} \frac{v_o(t_{ci}) - V_{oL}}{(V_{DD} - V_P - V_{oL})(V_{DD} - V_P - v_o(t_{ci}))} \quad (14)$$

unde  $v_o(t_{ci}) = V_{oL} + 0,9 (V_{oH} - V_{oL})$  este tensiunea de ieșire la care procesul de comutare este considerat încheiat.

Se poate folosi și relația aproximativă:

$$t_{ci} \cong \frac{18C_S}{\beta_S (V_{DD} - V_P)} \quad (14')$$

Pentru a asigura fronturi cât mai mici, se pot folosi circuite cu mai multe tranzistoare MOS în configurație inversoare sau neinversoare, ca în fig.6.8, unde este reprezentat un buffer (separator) de tip inversor. Ambele fronturi ale impulsului de la ieșire vor fi mici, întrucât atât încărcarea cât și descărcarea capacității se fac printr-un tranzistor MOS cu factor de curent mare, de tipul tranzistorului amplificator din inversorul din fig.6.4.

5. Circuite logice de tipul SAU-NU (NOR) și ȘI-NU (NAND) se pot realiza ca în fig.6.9 respectiv fig.6.10. În cazul circuitului SAU-NU nivelul logic în satrea "0" se micșorează, iar în

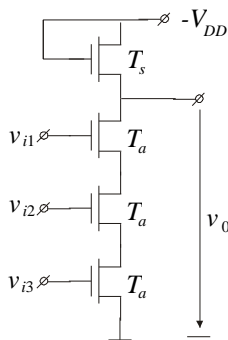


fig. 6.10

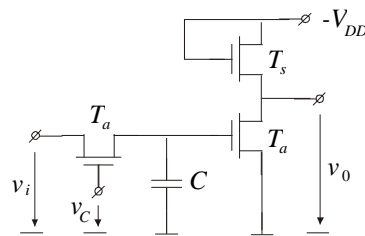


fig. 6.11

cazul circuitului ȘI-NU se mărește. Pentru ambele circuite, nivelul logic în satrea "1" nu se modifică.

În fig.6.11 este desenat un circuit elementar de memorare dinamică a informației cu tranzistor MOS. Capacitatea  $C$  memorează informația aflată la intrarea  $v_i$  sub forma unei tensiuni; timpul de memorare este determinat de rezistența echivalentă de pierderi de la bornele capacității. La ieșirea inversorului, va fi tensiune  $V_{oL}$  dacă la intrare a fost aplicat nivel logic "1",  $v_i = V_{oH}$ , respectiv tensiune  $V_{oH}$ , dacă la intrare a fost aplicat nivel logic "0",  $v_i = V_{oH}$ .

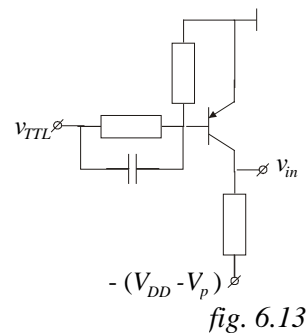
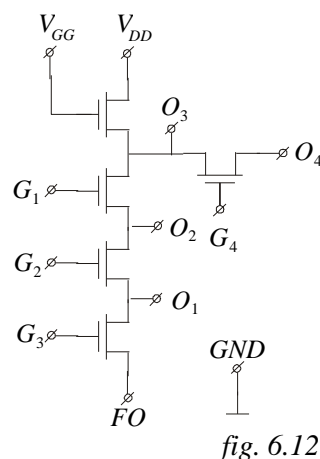
### III. Desfășurarea lucrării

1. Experimentările se fac pe poarta multifuncțională ROM 01 realizată în tehnologie PMOS standard cu poartă din aluminiu. Structura circuitului, a cărei schemă este prezentată în *fig.6.12*, permite realizarea unor porți elementare dar și simularea unor circuite logice mai complexe. Principalii parametri ai porții sunt prezentați în anexă.

2. Se realizează circuitele inversoare din *fig.6.2*, 6.3 și 6.4 care se alimentează cu  $V_{DD} = -15\text{ V}$ ,  $-V_{GG} = -20\text{ V}$ , iar tensiunea de intrare se reglează între 0 și  $-15\text{ V}$ . Se măsoară caracteristica de transfer pentru fiecare inversor și se trasează pe un singur grafic, la aceeași scară liniară.

Din caracteristicile de transfer se vor determina:

- tensiunile de ieșire în starea logică "1",  $V_{oH}$  ;
- tensiunile de ieșire în starea logică "0",  $V_{oL}$  ;
- tensiunea de prag,  $V_{pa}$ , a tranzistorului MOS amplificator ca fiind tensiunea de intrare pentru care tensiunea de ieșire a inversorului (oricare din cele trei) începe să scadă;
- tensiunea de prag,  $V_{ps}$ , a tranzistorului de sarcină știind că pentru inversorul din *fig.6.4* se obține  $V_{oH} = V_{DD} - V_p$ , conform relației (7);
- factorul de curent al tranzistorului MOS amplificator,  $\beta_a$ , din măsurătoarea efectuată pentru  $V_{oL}$  a inversorului din *fig.6.2*, folosind relația aproximativă (4') cu  $V_p$  determinat anterior;
- factorul de curent al tranzistorului MOS de sarcină,  $\beta_s$ , din măsurătoarea pentru  $V_{oL}$  a inversorului din *fig.6.4*, folosind relația aproximativă (8') cu  $\beta_a$  determinat anterior;
- marginile de zgomot statice în starea logică "1" definite ca în *fig.6.5*, cu relația (9) pentru cele trei inversoare;
- marginile de zgomot statice în starea logică "0" definite ca în *fig.6.5*, cu relația (10) pentru cele trei inversoare;



2.1 Se conectează o sarcină pentru inversorul MOS din *fig.6.4*, un potențiomtru P în serie cu o rezistență fixă de 10 kΩ. Se aduce inversorul în starea logică "0" prin aplicarea la intrare a tensiunii  $V_{oH} = V_{DD} - V_p$  și sarcina se conectează la sursa de alimentare  $V_{DD}$  printr-un miliampermetru. Se măsoară dependența  $V_{oL} = V_{oL}(I_{s0})$ . Se aduce inversorul în starea logică "1" prin cuplarea intrării la masă iar sarcina se conectează la masă printr-un

**Aplicație simulată de laborator:**

--în fișierul deschis prin link-ul de mai jos este realizată în schema din *fig. 26.12* și *fig. 26.13*;

miliampermetru. Se trasează caracteristica  $V_{oH} = V_{oH}(I_{s1})$ .

3. Se alimentează circuitul de formare a impulsurilor de comandă a inversorului MOS din *fig.6.13*, cu o tensiune de alimentare egală cu  $-(V_{DD} - V_p)$ , unde  $-V_{DD} = -15$  V și se aplică la intrarea acestuia impulsuri negative cu amplitudine mai mare de 3 V, cu durata și perioada convenabil alese.

Se vizualizează formele de undă la intrarea și la ieșirea inversorului MOS cu sarcină tranzistor MOS în saturație, *fig.6.4*, pentru  $C_s = 0$  și pentru  $C_s = 100$  pF. Se va lua în considerație și capacitatea de intrare a osciloscopului.

Se vor determina nivelele de tensiune între care are loc comutarea inversorului și timpii de comutare definiți ca în *fig.6.7*. Se vor calcula timpii de comutare cu relațiile (12), (13) și (15) și se vor compara cu rezultatele experimentale. Se vor folosi parametrii determinați anterior pentru tranzistoarele MOS.

4. Se realizează separatorul inversor din *fig.6.8*, se alimentează cu tensiunea  $-V_{DD} = -20$  V și se comandă cu circuitul din *fig.6.13*, fiind încărcat cu o capacitate de sarcină,  $C_s = 100$  pF. Se vizualizează fronturile de undă de la intrare și de la ieșirea circuitului și se măsoară fronturile impulsurilor.

Se realizează circuitul SAU-NU din *fig.6.9* și se alimentează cu  $-V_{DD} = -15$  V; se măsoară nivelul logic  $V_{oL}$  cu una, cu două sau cu toate intrările activate cu  $V_{iH} = V_{DD} - V_p$ . Se măsoară  $V_{oH}$  când toate intrările sunt la masă. Se aplică impulsuri de la circuitul din *fig.6.13* pe una din intrări și se vizualizează formele de undă la intrare și la ieșire, fără capacitate de sarcină.

Se realizează circuitul ȘI-NU din *fig.6.10*, se alimentează cu  $-V_{DD} = -15$  V și se măsoară nivelele logice  $V_{oH}$  și  $V_{oL}$  atunci când intrările sunt activate în mod corespunzător. Se aplică impulsuri de comandă pe toate cele trei intrări și se vizualizează formele de undă de la ieșirea circuitului.

Se compară nivelele logice de la ieșirile celor două circuite cu nivelele logice de la ieșirea inversorului măsurate la punctul 2.

Se realizează circuitul elementar de memorare dinamică din *fig.6.12* (poarta  $G_2$  a celui de al doilea tranzistor MOS este lăsată în gol). Se aplică, la intrarea  $v_i$ , o tensiune egală cu  $-(V_{DD} - V_p)$ , iar pe intrarea de comandă,  $v_c$ , se aplică impulsuri de la circuitul din *fig.6.13* (alimentat cu  $-V_{DD} = -15$  V) cu durata de câteva μsec și cu perioada foarte mare (de

ordinul msec). Se vizualizează forma de undă la ieșirea inversorului și se determină timpul de creștere (de la  $V_{oH}$  la  $V_{oL}$ ) și timpul după care este necesară reîmprospătarea informației, deci timpul după care valoare tensiunii de ieșire atinge valoarea tensiunii de prag, la care începe să fie sesizată pierderea de informație de la ieșire. Se va lua  $C = 100$  pF.